

# ZVS를 사용한 저전압 CMOS 고집적회로 DC/DC 컨버터의 SPICE 시뮬레이션

전재훈, 김종태  
성균관대학교 전기전자 및 컴퓨터공학부  
전화: (0331) 290-7173 / 팩스: (0331) 290-7179

## A SPICE SIMULATION FOR A ZVS CMOS DC/DC CONVERTER

Jae Hun Jun, Jong Tae Kim  
School of Electrical and Computer Engineering SungKyunkwan University  
E-mail: jaehunj@comsys1.skku.ac.kr

### Abstract

This paper presents the design of highly efficient one-chip CMOS DC/DC converter. The converter operates at the switching frequency of 1Mhz for reducing the size of passive elements. And use the zero voltage switching(ZVS) for minimizing switching loss at high frequency. The simulation shows that the circuit can achieve a 95% efficiency while delivering a load 1W at 2V output.

### 1. 서론

근래에 들어 휴대용 제품(laptop computer, personal communicator) 등들이 여러 분야에 많이 사용되어지고 있다. 휴대용 제품은 사용상의 제한 때문에 크기, 무게, 사용시간 등이 중요시되고 있다. 이런 문제는 결국 배터리 문제가 되는데 작은 크기로 오랜 시간 사용할 수 있어야 한다. 따라서 한정된 배터리 크기를 가지고 사용시간을 극대화하는 연구가 활발히 진행되고 있다. 여기에서 많이 사용되는 방법이 휴대용 제품에 사용되는 칩들의 공급전압을 낮추어(1v-3.3v)전력 소모를 줄이는 것이다. 하지만 모든 칩들의 공급 전압을 동일하게 낮추어 줄 수도 없을 뿐 아니라, 휴대용 제품에서는 LCD Driver, RF circuit 등 다양한 전압이 필요하다. 이러한 부분에서 많이 사용되어지고 있는 방법으로 DC/DC 컨버터가 있다. 하지만 기존의 컨버터들은 스위칭 주파수가 낮아(-300kHz) 수동소자(Lf,Cf)의 크기가 커 휴대용 제품에는 적합하지 않다.

또한 컨버터들의 전력 소모는 스위칭시 전원과 접지의 단락에 의한 구간에 가장 많이 발생하므로, 스위칭 주파수를 높이면 비례하여 전력소모도 증가하게 된다.<sup>[1]</sup>

따라서 비교적 높은 주파수(1Mhz~)에서 동작하며, 스위칭시에 전력소모를 줄이기 위해 Soft-Switching을 사용하여 ZVS(Zero Voltage Switching)하는 방식을 사용한다. 본 논문에서는 0.65 $\mu$ m 표준 CMOS 공정을 사용하여 다양한 부하에서도 정확한 ZVS 동작을 하는 단일 칩의 Buck 컨버터를 구현하였다.

## 2. 본론

### 2.1 DC/DC 컨버터 회로

그림 1은 ZVS Buck 컨버터의 전체적인 회로이다. 회로의 동작을 살펴보면 Error Amp의 출력 값이 VCO(Voltage controlled Oscillator)로 입력되어 스위칭 주파수를 변화시켜 안정된 출력 전압을 발생시키기 위한 Duty 사이클을 만들어 낸다.

VCO에서는 두개의 Ring Oscillator와 RS-Latch를 사용하여 고정된 Off Time을 가진 펄스를 발생시킨다. 이 펄스는 Dead-Time을 가진 펄스를 발생시킨다. 이 펄스는 Dead-Time을 컨트롤하여 스위칭시 전력 소모가 없도록 하고, 게이트 드라이브를 거쳐 전력 트랜지스터(Mp, Mn)를 구동한다. 게이트 드라이브는 전력 트랜지스터 다음으로 전력 소모가 많은 부분으로 일반적으로 천이 시간에 중점을 둔 디지털 회로에서 보다 Tapering factor를 크게 하여 전력 소모가 가장 적은 것을 시뮬레이션을 통해 구하여 결정한다.

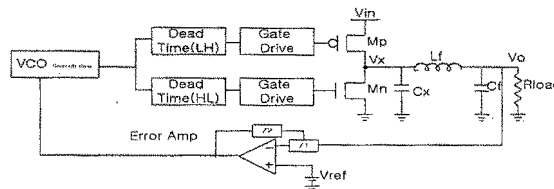


그림 1. DC-DC Converter Block

Soft-Switching 동작을 하는 정류부분의 동작이 일반적인 Hard-Switching과 다른 점은 필터와 전력 트랜지스터 사이에 커패시터 Cx를 두어 Vx 노드의 천이를 느리게 한 것이다. 그림 2에서와 같이 먼저 Mn이 ON이 되면, 전력 트랜지스터의 드레인(Inverter node:Vx)는 접지의 값으로 떨어지고 Lf에는 상수의 음 전압이 가해져, I<sub>L,f</sub>는 선형적으로 감소하게 된다. I<sub>L,f</sub>가 음의 값이 된 이후에 Mn을 OFF시키게 되면 (Mp는 OFF 상태) I<sub>L,f</sub>가 전류원처럼 동작하게 되어, 노드 Vx를 충전하게 된다. Vx의 값이 점차 상승하여 Vin의 값과 같아질 때 Mp가 ON 되면, Mp는 정확히 V<sub>ds</sub>=0(Source=Vin, Drain=Vx)일때 ON이 되어 영전압 스위칭(ZVS)을 할 수 있게 된다. Mp가 ON이 되면 Vx는 Vin 값으로 되고 Lf에는 양의 전압이 가해져 I<sub>L,f</sub>는 선형적으로 증가한다. Duty 사이클 후 Mp가 OFF되면 Vx 노드의 전압 값이 점점 떨어지고, 다시 Lf는 전류원으로 동작하여 Cx를 방전시키고, 역시 Vx가 접지값이 되었을 때 Mn은 ON이 되어 ZVS을 할 수 있게 된다.<sup>[2]</sup>

컨버터는 입력 전압 5V, 출력 전압 2V와 1W의 전력을 출력하며, 3개의 수동소자만을 사용하고 1MHz에서 동작한다. 전력 트랜지스터의 크기는  $N_n L=0.8\mu\text{m}/W=70\text{mm}$ ,  $M_p L=0.8\mu\text{m}/W=100\text{mm}$ 로 하였고, 게이트 드라이브의 Tapering Factor( $U^n$ )는  $N=4$ ,  $U_p=10$ ,  $U_n=6$ 으로 결정하였다. 전체 블록의 Layout시 약  $3\times 3\text{ mm}^2$  면적을 차지하였다. 수동소자의 크기는  $L_f=670\text{nH}$ ,  $C_f=10\mu\text{F}$ ,  $C_x=6\text{nF}$ 이다.

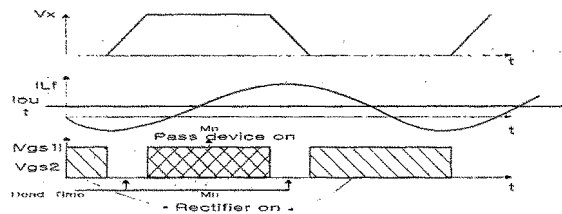


그림 2. 정상 상태 파형

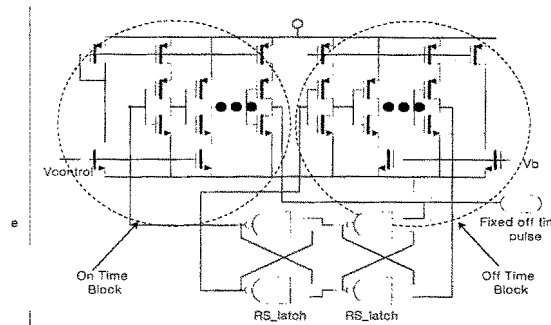


그림 3. 고정된 OFF TIME을 갖는 VCO

## 2.2 VCO

VCO 는 DC/DC 컨버터의 전력 스위치의 구동을 하기 위한 펄스를 발생시켜 주는 부분으로 출력과  $V_{ref}$ 의 값이 비교되어 오차값이  $V_{control}$ 로 피드백 되어 들어온다. 다양한 부하 변화와 입력 전압의 변화에도 정확한 ZVS 이루기 위해서는 Dead Time 시  $V_x$ 노드가  $V_{in}$ 으로 충전될 수 있도록 충분한 역 인덕터 전류가 필요하다.<sup>[3]</sup> 따라서 Off Time은 일정시간 이상 유지되어야 하고, 이것을 만족시키기 위해서 Off Time은 충분한 역 인덕터 전류를 갖도록 크게하고,  $V_{control}$ 에 따라 변화하지 않도록 고정시키는 방법을 사용한다.

일반적으로 Off-Time을 고정시키기 위한 방법으로 단안정 회로(Monostable Multivibrator)가 사용되지만 VLSI설계에 있어서는 저항의 상용이 제한 되므로 그림 3과 같이 Ring Oscillator 두개와 RS\_latch를 사용하여 고정된 Off Time을 만드는 VCO를 사용하였다.<sup>[4]</sup> 또한 대기 전류원을 두어 예기치 않은  $V_{control}$ 값에서도 Oscillator가 발진 할 수 있도록 설계하였다.

그림 3에서처럼 Off Time 블록에는 펄스 폭을 고정하기 위해 일정한 전압  $V_b$ 를 가하고 On Time 블록에서는  $V_{control}$ 에 따라 가변하는 펄스를 만들어 낸다. 두개의 ON, OFF Time 블록은 각각의 입력에 LOW값이 들어왔을 경우에만 지연을 만드는 구조이기 때문에 입력이 HIGH일 경우에는 곧바로 래치에 LOW값을 입력하여  $V_{out}$ 에는 영향을 미치지 않는다. 현재  $V_{out}$ 이 HIGH일 때 On 블록에 LOW가 입력되면  $V_{control}$ 에 따라 가변 지연 후에 래치에 HIGH가 더해져  $V_{out}$ 은 LOW가 되어 가변하는 On Time을 만들며 (Off 블록에는 HIGH가 입력되어 래치에는 지연 없이 LOW가 출력) 반대로  $V_{out}$ 이 LOW 일때 Off 블록에는 LOW가 입력되어 고정된 지연 후에 출력 HIGH가 래치에 더해져  $V_{out}$ 은 HIGH가 되어 고정된 Off Time을 만들 수 있다. (On 블록에는 HIGH가 입력되어 래치에는 지연 없이 LOW가 출력) 이런 On-Off 블록 동작으로 그림 4와 같이 Off Time이 고정되는 구조를 만들 수 있다.

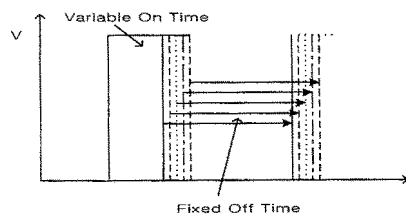


그림 4. 고정된 OFF TIME의 VCO 동작

### 2.3 Dead Time 콘트롤

정확한 ZVS를 이루기 위해 전력 트랜지스터 두개가 모두 도통 하지 않는 구간(Dead Time)은 인버터 노드( $V_x$ )의 천이 시간과 정확히 같아야 한다.

$$T_{DLH} = T_{xLH} \quad (\text{식 1})$$

$$T_{DHL} = T_{xHL}$$

( $T_{DLH}$  :  $M_n$  Off되고  $M_p$ 이 ON 되는 구간,

$T_{xLH}$  :  $V_x$  노드가 Low에서 High가 되는 구간)

만약  $V_x$  노드에서 High-to-Low 천이 일 경우 그림 5(a)에서와 같이 Dead-Time이 너무 작으면 Nmos( $M_n$ )는  $V_{ds} > 0$ 인 곳에서 ON되어 부분적으로 저항을 통하여  $C_x$ 를 방전시켜 손실이 있게 된다. 이는 고유의 기생적인 커패시터에 큰 커패시터( $C_x$ )가 병렬로 더해져 천이를 느리게 하여 많은 손실을 가지게 한다. 또 그림 5(b)에서와 같이 Dead Time이 너무 길게 되면  $V_x$ 의 노드의 전압 값이 접지의 값 밑으로 떨어져  $M_n$ 의 Drain-Body 정션 사이에 순방향 바이어스 된다. 이때  $M_n$ 이 On이 되면 과도한 소수 캐리어를 제거해야 하며,  $V_x$  노드를 접지 만큼 충전 시켜야 하기 때문에 손실이 생기게 된다. 또한 저 전력 응용에서는 이런 순방향 Body Diode는 출력에 커다란 영향을 미치게 된다. 따라서 효율적인 동작을 위해서는 이런 동작은 피해야 한다.<sup>[5]</sup>

위와 같은 불일치와 다양한 범위에서 부하에서(식1)의 조건을 만족시키기 위한 방법으로 그림 6에서와 같이  $V_x$  노드와 게이트 드라이브에서의 출력  $G_p$ ,  $G_n$  노드의 위상 차를 비교하여  $G_p$ ,  $G_n$  펄스의 천이 속도를 조절하는 방법을 사용하였다.

그림 7에서와 같이 ON(Mp On)->OFF(Mn On)시 Dead-Time이 작을 경우 그림5(a)에서와 같은 전력소모가 있게 된다. 따라서 Gp\_c가 HIGH가 되면 Charge Pump의 Mp와 Mn이 동시에 ON이 되어 각각 2I와 -I만큼의 전류가 흐르게 되고 Ci 는 Vx\_c가 low를 천이를 할 때까지 I로 충전하게 되고, 이후로 Vn\_c가 HIGH될 때까지 -I 만큼의 전류만 흘러 Ci를 방전 시킨다. 결과적으로는 Ci의 전압은  $C \times I \times (A - B)$ 가 된다.

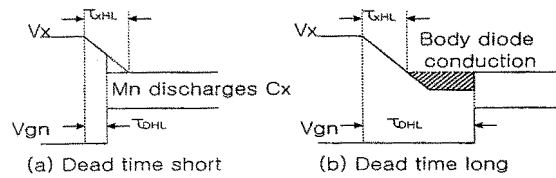


그림 5. Dead Time의 불일치와 결과

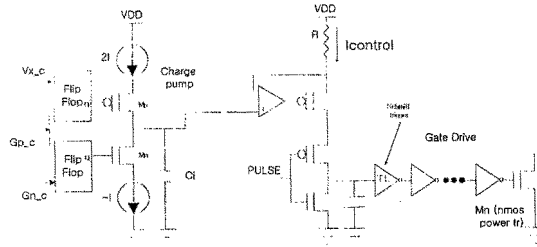


그림 6. Dead-Time 콘트롤 블록

Ci의 전압은 Icontrol를 조절하여 Gn의 천이를 느리게 만들어 시켜 Vx의 천이를 Gp와 Gn의 정 가운데에서 일어나도록 하여 ZVS를 구현할 수 있다. 이 블록에서 가장 중요한 부분은 Icontrol을 제어하기 위한 Ci의 전압 Vi의 값인데 Charge Pump의 On, Off 동작시의 잡음을 줄일 수 있도록 스위치가 직접 Ci와 연결되지 않도록 설계하였다.

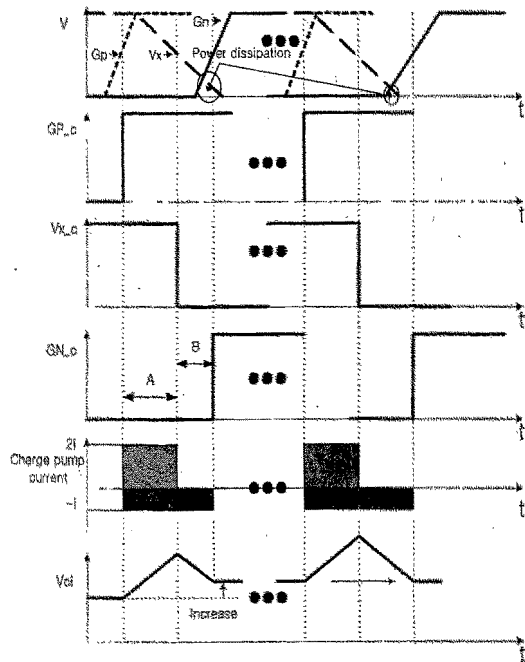


그림 7. Dead-Time이 작을 경우의 Control  
 ◆A<sub>c</sub>는 A의 펄스가 비교기를 거친 펄스

P 부하	Total	Load	Mp	Mn	Gp	Gn	효율
1(Ω)	3.6641	3.1341	0.2065	0.2979	0.0036	0.0027	85%
4	1.0615	1.0040	0.0165	0.0116	0.0054	0.0040	95%
10	0.4453	0.4017	0.0079	0.0056	0.0059	0.0043	90%
30	0.2027	0.1607	0.0071	0.0046	0.0059	0.0044	79%

표 1. 다양한 부하에서의 효율(단위:W)

### 2.5 시뮬레이션 결과

그림 8은 컨버터의 전체 블록을 Hspice로 시뮬레이션 한 것으로 Full load(4Ω)시 스위칭 주파수는 1MHz, 수동소자 Lf 크기는 670nH, Cf는 10μF로 작은 크기의 수동소자를 사용하여 95%의 높은 효율을 얻었다.

40μs 이후 안정된 2V의 전압이 나왔고 95%의 효율을 나타내었다. 표 1에서는 다양한 부하에서의 효율과 각각 블록들의 전력 소모를 보였다. 표 1과 같이 대부분의 전력 소모는 전력 트랜지스터에서 발생하는데 이것은 도통손실과 미세한 스위칭 손실이 포함되어 있다. 그림 9은 Dead-Time을 콘트롤하여 ZVS으로 동작하는 것을 보였다. 그림 9에서와 같이 Mn의 Off 이후 Vx 노드가 점점 올라가 Vx의 노드의 전압이 Vin와 같아 졌을 때 Mp가 ON이 일어나는 것을 알 수 있다.

그림 10은 부하가 100Ω에서 4Ω으로 변동시의 파형으로 15μs의 응답속도를 가지고 안정화 되는 것을 보였다.

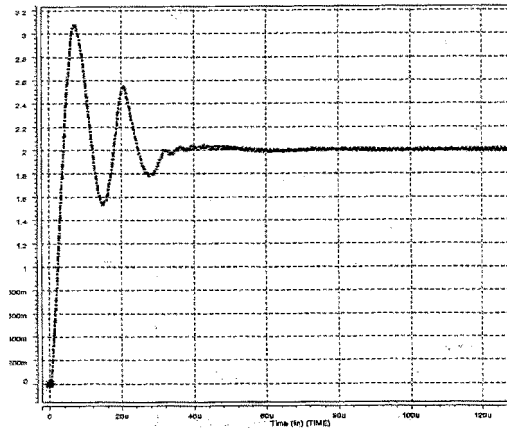


그림 8. 출력의 Hspice 시뮬레이션 (4Ω full load)

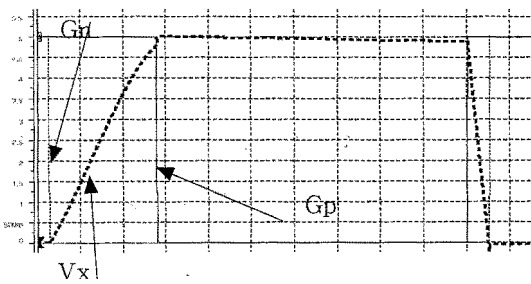


그림 9. ZVS Switching

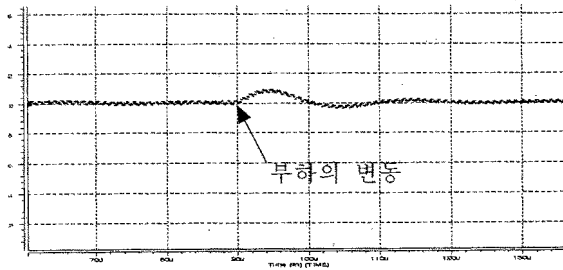


그림 10. 부하 변화시의 출력

### 3. 결론

본 논문에서는 0.65 $\mu$  표준 Cmos 공정을 사용하여 단일 칩의 Buck 컨버터를 구현하였다. 구현된 컨버터는 다양한 부하의 값에도 정확한 ZVS동작을 하여 높은 효율을 보였다. 따라서 이 컨버터를 저 전력 시스템에 사용할 경우 넓은 부하 범위에서 안정된 전력 이득을 기대할 수 있을 것이다.

#### 4. 참고문헌

- [1] 김 희준, “스위치모드 파워서플라이”, 성안당 1995.
- [2] A. Stratakos, S. Sanders, and R. Brodersen, “A low-voltage CMOS DC-DC converter for a battery-operated system”, IEEE Power Electronics Specialists Conference, pp.619-626,1994.
- [3] W Lau and S. Sanders, “ AN Integrated Controller for a High Frequency Buck Converter”, IEEE Power Electronics Specialists Conference, pp.245-254,1994.
- [4] U.Schiller, J. R. Travis and Z. Ghassemlooy, “A voltage-controlled oscillator for use within a pulse frequency modulation system”INT J. Electronics, VOL. 84, NO 1 pp37-43, 1998.
- [5] A. Stratakos, “High-Efficiency Low-Voltage DC-DC Conversion for Portable Applications” 1997.